

CLIPPEDIMAGE= JP404063480A  
PAT-NO: JP404063480A  
DOCUMENT-IDENTIFIER: JP 04063480 A  
TITLE: GROUP III-V COMPOUND SEMICONDUCTOR DEVICE

PUBN-DATE: February 28, 1992

INVENTOR-INFORMATION:

NAME

TSUJII, KATSUMI

SAKATA, MASAHIKO

ASSIGNEE-INFORMATION:

NAME

SHARP CORP

COUNTRY

N/A

APPL-NO: JP02175821

APPL-DATE: July 2, 1990

INT-CL\_(IPC): H01L033/00; H01L029/46

US-CL-CURRENT: 257/763

ABSTRACT:

PURPOSE: To eliminate a phenomenon of peeling between layers generated in the case of wire bonding by interposing a thin titanium layer of 30 to 1000 $\text{\AA}$ ; of a range between a gold alloy layer and a titanium nitride layer in ohmic contact with one another.

CONSTITUTION: An alloy layer containing gold as a main ingredient in ohmic contact, as a first layer 4, a titanium layer as a second layer 5, a titanium nitride layer as a third layer 6, a titanium layer as a fourth layer 7 and an aluminum layer as a fifth layer 8 are sequentially laminated as an electrode. The second layer 5 is formed in thickness of 30-1000 $\text{\AA}$ ; of a range. Thus, a phenomenon of peeling between layers generated in the case of wire bonding of the electrodes of a light emitting diode can be eliminated without loss of barrier performance of the titanium nitride layer.

COPYRIGHT: (C)1992,JPO&Japio

## ⑫ 公開特許公報(A) 平4-63480

⑤ Int. Cl.<sup>3</sup>H 01 L 33/00  
29/46

識別記号

E

庁内整理番号

8934-4M  
7738-4M

⑬ 公開 平成4年(1992)2月28日

審査請求 未請求 請求項の数 1 (全6頁)

⑭ 発明の名称 III-V族化合物半導体装置

⑯ 特 願 平2-175821

⑰ 出 願 平2(1990)7月2日

⑱ 発 明 者 辻 井 勝 己 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社  
内⑲ 発 明 者 阪 田 昌 彦 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社  
内

⑳ 出 願 人 シャープ株式会社 大阪府大阪市阿倍野区長池町22番22号

㉑ 代 理 人 弁理士 梅 田 勝 外2名

## 明 細 書

## 1. 発明の名称

III-V族化合物半導体装置

## 2. 特許請求の範囲

1. III-V族化合物半導体とオーム性接触を成す金を主成分とした合金層を第1層、チタン層を第2層、空化チタン層を第3層、チタン層を第4層、アルミニウム層を第5層として順次積層して電極とし、上記第2層のチタン層は30Å乃至100.0Åの範囲の膜厚であることを特徴とするIII-V族化合物半導体装置。

## 3. 発明の詳細な説明

## &lt;産業上の利用分野&gt;

本発明は、III-V族化合物半導体装置、特にGaAs、GaAlAs、GaAsP、GaPやInGaAs、InAsP等のIII-V族化合物半導体の単結晶を用いた発光ダイオードにおける電極の構造に関するものである。

## &lt;従来の技術&gt;

従来、発光ダイオード(以下、LEDと略記)

は、可視光、近赤外光や赤外光を発光するものとしては、GaAlAs、GaAsPやGaP等のIII-V族化合物半導体の単結晶を用いたものが実用化され、現在では、工業的規模による大量生産により発光ダイオードランプ、数字表示素子、ドットマトリックス型発光表示素子や屋外発光ダイオード表示板として広く用いられている。また、GaAs系のIII-V族化合物半導体、GaAsやInGaAs、InAsP等のIII-V族化合物半導体の単結晶を用いたものも実用化され、現在では工業的規模において生産され、赤外発光ダイオードとしてリモートコントロール、フォトインタラプタや赤外線を用いた計測機器等に広く用いられている。

ところで、出願人は、先に特公昭62-44836号公報(特許第1528954号)及び特公昭62-44837号公報(特許第1528955号)において、アルミニウム層による良好なワイヤー・ボンディング性が得られるIII-V族化合物半導体装置を提案した。これらの半導体装置の

電極構造は、化合物半導体とオーム性接触を成す金を主成分とした合金層を第1層、窒化チタニウム層を第2層、チタニウム層を第3層、窒化チタニウム層を第4層、アルミニウム層を第5層として順次積層、あるいは化合物半導体とオーム性接触を成す金を主成分とした合金層を第1層、窒化チタニウム層を第2層、チタニウム層を第3層、アルミニウム層を第4層として順次積層して電極としている。

これら電極構造は、それ以前に用いられていた、Ⅲ-V族化合物半導体に対するオーム性接触を成す、例えばAu-BeやAu-Znの様な金を主成分とする合金層単層のみの電極に較べて、その安定した電氣的に低い接触抵抗を維持し、かつ良好なワイヤーボンディング性が得られる。すなわち、この電極は、窒化チタン材料の持つ固有の優れたバリア性、換言すれば、金、ガリウム等が窒化チタン層上に積層された電極層へ拡散して行くことを抑制し防止する優れた効果によって、その目的としている良好なワイヤーボンディング性を

実現した。

< 発明が解決しようとする課題 >

しかしながら、窒化チタン材料の優れたバリア性は下地の金属層、すなわち、金を主成分とする合金層との界面において、「窒化チタン層」と「金属層」とはほとんど界面反応を生じないため、下地の金属層（金系合金層）の種類によっては窒化チタンと層との機械的な密着性の点において劣り、ワイヤーボンディングの際にその上に積層された層との間において層間剥離を生じるという大きな問題点があった。なお、先の出願で第2層をチタン層、第3層を窒化チタン層、第4層をチタン層とすることも提案されている。しかしここでは、チタン層と金系合金層との間で第2層が却り、またその上の窒化チタン層が薄いので、結局金系合金中にアルミニウムが拡散し良好なオーム性接触が得られなかった。

本発明は上記点に鑑み、窒化チタン層のバリア性能を損なうことなく、発光ダイオード電極のこのワイヤーボンディングの際に発生していた層間

剥離の現象を解消したⅢ-V族化合物半導体装置を提供することを目的とする。

< 課題を解決するための手段 >

本発明は、Ⅲ-V族化合物半導体とオーム性接触を成す金を主成分とした合金層を第1層、チタン層を第2層、窒化チタン層を第3層、チタン層を第4層、アルミニウム層を第5層として順次積層して電極とし、上記第2層のチタン層は30Å乃至1000Åの範囲の膜厚としたことを特徴とするものである。

< 作 用 >

本発明は、上記のように、チタン材料の持つ固有の優れた接着性能と窒化チタン材料とは同系列の材料群に属することに着目し、オーム性接触を成す金系合金層と窒化チタン層との間に、30Å乃至1000Åの範囲の薄いチタン層を介在させることにより、窒化チタン層のバリア性能を損なうことなく、発光ダイオード電極のこのワイヤーボンディングの際に発生していた層間剥離の現象を解消した。

本発明に従えば、オーム性接触を成す金系合金層と窒化チタン層との間に挿入されたチタン層はその材料固有の優れた接着性能を発揮し、層間剥離を防止する作用を示す。金系合金層の層厚を3000Åに設定した場合、チタン層の層厚を50Å、100Å、200Å、300Å、500Åと増加して行くと層間剥離防止の効果は発揮され、機械的密着強度は非常に安定したものとなる。しかし、チタン層の層厚が厚くなりすぎると、電氣的な特性、順方向電圧V<sub>f</sub>の値が増加するという副作用が生じる。これは金を主成分とするオーム性合金層とチタン層とが反応し、この合金層とチタン層との合金が生じ（合金層がチタン層に食われて）、本来オーム性接触を成す金属層が薄くなり、Ⅲ-V族化合物半導体装置の表面層とのオーム性接触の接触抵抗の増加、或は、オーム性接触が得られない状態となる。この両者の特性の兼ね合いで、チタン層の層厚は30Å～1000Åが適切である。

尚、このチタン材料固有の優れた接着性能は、

チタンが酸素と結合する力が金や酸化チタンなどに比べて桁外れに大きいこと、金属材料と反応して合金化する力が大きいことと金属として見た場合の延性が優れていることに基づくものと思われる。

#### <実施例>

以下、図面に従って本発明の実施例を説明する。

第1図、第2図、第3図はGaAs赤外発光ダイオードの例である。第1図(A)乃至(E)に、GaAs赤外発光ダイオードの製造プロセスを示している。

水平ブリッジマン法(HB法)によって得られたn型のGaAs基板1に、Ga融液による液相エピタキシャル成長法によって、Si(シリコン)をドープしたGaAsのエピタキシャル成長層を得て、n型GaAs層(50Å~100Å)2及びp型GaAs(30Å~50Å)3を形成する。次にこのウェハのp型GaAsの表面を、研磨材でラッピング及びポリッシングにより平坦に研磨する。第1図の工程(A)。

次にこのp型GaAsウェハ表面を硫酸-過

酸化水素水の溶液またはアンモニア水-過酸化水素水の溶液等の化学薬品でエッチングし、加工面等を除去した後、電極構造の第1層として金-亜鉛層(Au-Zn)4を3000Å程度真空蒸着法やスパッタリング法等によって形成する。

次に、第2層にあたるチタン層5をおよそ200Åの厚さにスパッタリング法などにより形成し、第2層のチタン層5を大気に晒らすことなく、引き続き第3層にあたる酸化チタン層6を反応性スパッタリング法等によりおよそ1000Å、第4層にあたるチタン層7をスパッタリング法などによりおよそ3000Å形成する。次に、第5層にあたるアルミニウム層8をおよそ1μm程度真空蒸着法やスパッタリング法等によって形成する。第1図の工程(B)。

次に、所定のフォトマスクを用いて、通常のフォトエッチ法により、これら5層から成る多層の電極層を所望の形状にエッチングする。この際、アルミニウム層8は加熱した硝酸溶液により、またチタン層5、7及び酸化チタン層6はアンモニア

水と過酸化水素水との混合溶液によって、そして第1層の金-亜鉛層4は沃素と沃化アンモニウムと水との混合溶液によってエッチングされる。次にフォトレジストの剥離液によって電極上のフォトレジストを除去し、その後、窒素雰囲気中450℃の熱処理を施し、電極のオーム性接触を付与する。第1図の工程(C)。

続いて、このウェハの裏面をラッピング装置により研磨し、ウェハの厚みをおよそ300μmの厚みにする。そしてこのウェハの裏面に金とゲルマニウムの合金層9を真空蒸着法により形成し、窒素雰囲気中で熱処理を施し、裏面に対してもIII-V族化合物半導体材料とのオーム性接触を付与する。第1図の工程(D)。

次にこのウェハをダイシング装置によって個々の素子に分離し、GaAsの赤外発光LEDのチップを完成する。このチップの一般的にサイズは、約350μm×350μm程度、厚さおよそ300μmであり、順方向電流の印加により、p-n接合から、効率の良いSi-Siの深い単位

に基づくおよそ9400Åの幅広い赤外発光を発生する。第1図の工程(E)。

得られたGaAsLEDチップ10を第2図リードフレーム13に銀系または金系のペースト12によってダイボンドを行い、25~40μmφの金線11によってワイヤーボンディングを行う。この後、樹脂モールドを施す。これらの工程により、GaAsLEDダイオードが完成する。

第3図はこのGaAsLEDの電気的な特性と第2層のチタン層4の層厚との関係を示すものである。順方向電流20mA流した時の順方向の抵抗値を表現するVf(ボルト、V)とすると、チタン層4の層厚が、0Å、50Å、100Å、200Å、300Åと増加してもVfの値は典型値1.23Vであり、変化を示さない。しかし、500Å、1000Åと更に増加すると、この典型値は1.27V、1.34Vと急速に増加を示す。

一方、同時に示すワイヤーボンディングの際の電極構造の機械的強度を示すハガレ率は、チタン層4の層厚が、0Åの時6~10%の高い発生率

を示していたのに対し、チタン層4の層厚が50Åの時には0~3%と急速に減少し、100Å以上においては、ハガレ率はほぼ皆無の状態になった。

チタン層4の層厚の増加による電極の直列抵抗の増加を計算すると、チタン層4の層厚が300Åの時、 $V_f = 1.24V$ とし、1000Åの時、 $V_f = 1.34V$ とすれば、電圧差 $1.34 - 1.24 = 0.1V$ 、層厚差 $1000Å - 300Å = 700Å$ であり、この時の電極パターンの大きさは $150\mu m\phi$ なので、 $8.1 \times 10^{-3} V / 100Å / \mu m^2$ と計算される。

第4図は、可視発光ダイオードGaPLEDのn型層の電極構造に適用した場合の例を示している。

第4図(A)のようにp型GaP層15の上に形成されたn型GaP層14の表面に、オーム性接触を得るための材料として、金とシリコンとの合金層16をおよそ3000Å程度の厚みに形成し、フォトリソ法によって所定のパターン

形状にし、フォトリソ膜を除去した後、一旦500℃~600℃で熱処理を施し、オーム性接触を形成する。(第4図(B))。

次に、この上に前記GaAsの場合の実施例と同様に、チタン層17の層厚をおよそ200Å程度、窒化チタン層18の層厚をおよそ1000Å程度、チタン層19の層厚をおよそ3000Å程度、さらにアルミニウム層20の層厚を1~2μm程度、順次積層して形成し、フォトリソ法を用いて、下層の金シリコン層のパターン形状に合わせて、上層のパターンを形成し、フォトリソ膜を除去後、400℃程度の熱処理を施し、各種層間の密着強度を確保する。この様にして形成した積層電極構造は優れたオーム性接触と良好なワイヤーボンディング性を示した。(第4図(C))

この可視LEDチップの一般的にサイズは、約 $320\mu m \times 320\mu m$ 程度、厚さおよそ300μmであり、順方向電流の印加により、p-n接合から、N-Nのアイソエレクトロニクストラ

ップの単位に基づく効率の良いおよそ5650Åの緑黄色の可視光の発光が生じる。

得られたGaPLEDチップを第2図と同様のリードフレーム13に銀系または金系のペースト12によってダイボンドを行い、25~40μmφの金線11によってワイヤーボンディングを行う。この後、樹脂モールドを施す。これらの工程により、GaAsLEDダイオードが完成する。

第5図にこのGaPLEDの電気的な特性と第2層のチタン層17の層厚との関係を示す。順方向電流20mA流した時の順方向の抵抗値を表現する $V_f$ (ボルト、V)とすると、チタン層17の層厚が、0Å、50Å、100Åと増加しても $V_f$ の値は典型値2.15Vであり、変化を示さない。しかし、200Å、300Å、500Å、1000Åと更に増加すると、この典型値は2.20V、2.24V、2.30V、2.40Vと急速に増加を示す。一方、ワイヤーボンディングの際の電極構造の機械的強度を示すハガレ率は、チタン層17の層厚が、0Åの時6~10%の高

い発生率を示していたのに対し、チタン層17の層厚が50Åの時には0~2%と急速に減少し、100Å以上においては、ハガレ率はほぼ皆無の状態になった。

いずれにしても、第2層のチタン層4または17の層厚が厚くなりすぎると、電気的な特性、順方向電圧 $V_f$ の値が増加するという副作用が生じ、また薄すぎるとハガレ率の改善に寄与できないので、チタン層4、17の層厚としては30Å~1000Åの範囲が適当である。

ちなみに、第3層の窒化チタン層5、18は、500Å以下ではバリア性がなくアルミニウム層7、20を変質させ、2000Å以上では窒化チタン層の直列抵抗が影響を与え始め、また非常に硬質であるので熱膨張係数の差による応力が上下層間で生じる。さらに厚い場合は剥離に至る。従って、500Å乃至2000Åが適当である。

また、第4層のチタン層6、19は、バリア性と直列抵抗の影響から500Å乃至4000Åが適当である。

以上、第1実施例では、p型GaAsへのオーム性接触をなす金系合金層としてAu-Zn材料を、また第2実施例では、n型GaPへのオーム性接触をなす金系合金層としてAu-Si材料を用いた場合について説明したが、Ⅲ-V族化合物半導体装置へのオーム性接触をなす金系合金層としては、例えば、n型GaAsに対してはAu-Ge材料が、p型GaPに対してはAu-Be材料などが用いられ、これらの組み合わせに対しては本発明が有効であることが確かめられている。

したがって、本発明はp型のⅢ-V族化合物半導体装置およびn型のⅢ-V族化合物半導体装置に対しても有効なものである。

すなわち、本発明は、オーム性接をなす金系合金層の外側に積層されるチタン(Ti)層のバリア性能に関し、下地の金合金層の特性へ上層のチタン層が悪影響を及ぼさない範囲において有効に作用する。

<発明の効果>

1……n型GaAs基板、2……n型GaAsエピタキシャル成長層、3……p型GaAsエピタキシャル層、4……金亜鉛合金層、5、7……チタン層、6……窒化チタン層、8……アルミニウム層、9……金ゲルマニウム合金層、10……LEDチップ、11……金線、12……銀ペースト、13……リードフレーム、14……n型GaP層、15……p型GaP層、16……金シリコン層、17……チタン層、18……窒化チタン層、19……チタン層、20……アルミニウム層。

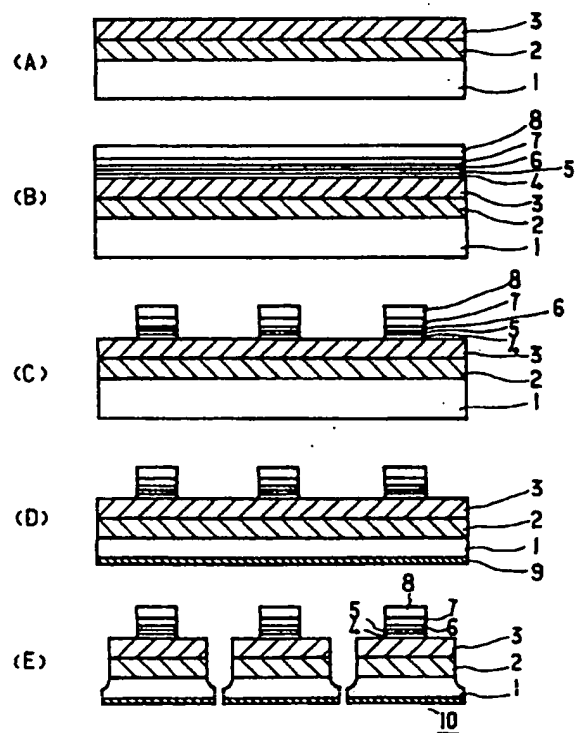
代理人 弁理士 梅田 勝 (他 2名)

以上のように本発明によれば、オーム性接触を成す金系合金層と窒化チタン層との間に、30Å乃至1000Åの範囲の薄いチタン層を介在させたものであり、窒化チタン層のバリア性能を損なうことなく、発光ダイオード電極のこのワイヤーボンディングの際に発生していた層間剥離の現象を解消できる実用価値の高いⅢ-V族化合物半導体装置が提供できる。

#### 4. 図面の簡単な説明

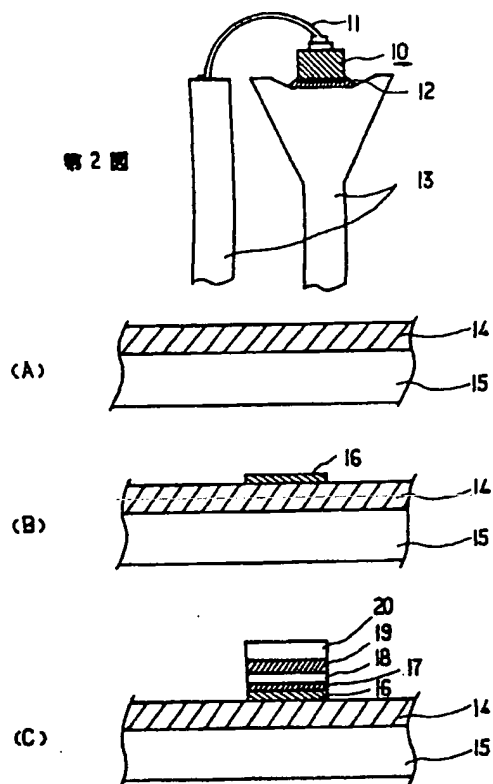
第1図(A)乃至(E)は本発明の一実施例に係わるGaAsLEDチップの製造プロセスを示す図、第2図は同GaAsLEDチップによる赤外LEDランプの断面図、第3図はGaAsLEDの電気的な特性と機械的な特性を説明する図、第4図(A)乃至(C)はGaPLEDチップの製造プロセスを示す図、第5図はGaPLEDの電気的な特性と機械的な特性を説明する図である。

1……n型GaAs基板、2……n型GaAsエピタキシャル成長層、3……p型GaAsエピタキシャル層



第1図

第2図



第4図

